

## AVIS DE SOUTENANCE DE THESE

*Pour confirmation des horaires et lieu de soutenance de la thèse par le doctorant et diffusion via Internet par le service des études doctorales à une liste préétablie de destinataires*

**DATE ET HEURE de la soutenance de la thèse** : mercredi 10 juillet 2019 à 10h

Soutenance de **Kyunghwa LEE** pour une thèse de DOCTORAT de l'Université Grenoble Alpes,  
**spécialité** : NANO ELECTRONIQUE ET NANO TECHNOLOGIES

**Intitulé de la thèse** : « Étude des dispositifs à dopage électrostatique et des applications dans les technologies FD-SOI »

**Lieu de soutenance de la Thèse** : 3 Parvis Louis Néel 38016 Grenoble - salle Amphi M001

Thèse préparée dans le **laboratoire** : UMR 5130 - Institut de Microélectronique, Electromagnétisme et Photonique - Laboratoire d'hyperfréquences et de caractérisation ,

**sous la direction** de Maryline BAWEDIN, directeur de thèse et Sorin CRISTOLOVEANU Codirecteur.

### Membres du jury :

- Olivier BONNAUD - Rapporteur
- Ray HUETING - Rapporteur
- Gérard GHIBAUDO - Examineur
- Carlos SAMPEDRO - Examineur

### Résumé de thèse :

La récente technologie Fully Depleted SOI (FD-SOI) est une excellente alternative à la technologie conventionnelle CMOS (Complementary Metal Oxide Semiconductor) qui a mené le développement incessant des circuits intégrés. FD-SOI offre une faible consommation d'énergie et un contrôle électrostatique amélioré pour les transistors MOS, même dans les nœuds très avancés (14 et 28 nm). En raison de leurs dimensions nanométriques, aussi bien en épaisseur qu'en longueur, les transistors FD-SOI présentent des mécanismes de fonctionnement et des caractéristiques très spécifiques. L'état de l'art du FD-SOI est décrit en insistant sur les atouts des composants, les effets physiques particuliers et les techniques de caractérisations dédiées. La diode Hocus-Pocus (HP) est un exemple de dispositif innovant rendu possible par la flexibilité sans égal de la technologie FD-SOI. En modifiant le type de dopage électrostatique, N ou P, un dispositif peut être reconfiguré en diode P-N virtuelle, diode Esaki virtuelle, diode semi-virtuelle, diode P-I-N, TFET ou FET à modulation de bande. Chaque configuration fonctionne comme un dispositif physiquement dopé. Les aspects inédits découlent d'un changement dynamique de la concentration des porteurs. Des applications originales telles que l'extraction de la durée de vie des porteurs et la diode virtuelle Esaki sont explorées. Le Z2-FET (Zero subthreshold slope and Zero impact ionization) est un dispositif particulièrement prometteur en raison de ses caractéristiques attrayantes (commutation abrupte, faible courant de fuite, tension de déclenchement réglable et rapport de courant élevé ION/IOFF). Dans ce travail, nous nous concentrons sur une mémoire dynamique sans capacité (1T-DRAM) et un interrupteur logique rapide. Les mécanismes de fonctionnement en courant continu et transitoire ainsi que les performances du dispositif sont étudiés en détail à l'aide de simulations TCAD et validés à l'aide de résultats expérimentaux systématiques.

Fait à Grenoble, le \*

Le doctorant Kyunghwa LEE

---

\* La date sera mise ultérieurement lorsque l'autorisation de soutenance de thèse aura été accordée par la direction du SED

**Communauté Université Grenoble Alpes**

*Bâtiment les Taillées • 271 rue de la Houille Blanche • DOMAINE UNIVERSITAIRE • 38400 SAINT-MARTIN-D'HÈRES • FRANCE*

*Tel. +33 4 76 82 83 84 • E-mail : [contact@grenoble-univ.fr](mailto:contact@grenoble-univ.fr)*