

# INSTITUT POLYTECHNIQUE DE GRENOBLE ***GRENOBLE INP***

Année Universitaire 2008/2009

## AVIS DE SOUTENANCE DE THESE

---

**Date : MARDI 29 SEPTEMBRE, 10H30**

Soutenance de **Mlle Estelle BATAIL** pour une thèse de DOCTORAT de l'Institut polytechnique de Grenoble, spécialité **Micro et NanoElectronique**, intitulée : **Etude et Intégration de dispositifs MOS à canal de conduction haute mobilité obtenus en technologie Silicon-On-Nothing / Germanium-On-Nothing.**

**Lieu : MINATEC NORD, Phelma Polygone (ex-ENSERG), Amphi P015**

Thèse préparée dans le laboratoire IMEP-LAHC, STMicroelectronics et le CEA-LETI, sous la direction conjointe de M. Gérard GHIBAUDO (IMEP-LAHC) et M. Thomas SKOTNICKI (STMicroelectronics).

### **RESUME DE THESE**

La miniaturisation des transistors CMOS permet à la fois d'améliorer les performances et de réduire le coût des circuits électroniques. Face aux diverses limitations soulevées par la réduction des dimensions, l'introduction de nouvelles architectures et de nouveaux matériaux est nécessaire. Le remplacement du Silicium (Si) par un matériau à haute mobilité, le Germanium (Ge), est notamment envisagé. Dans ce contexte, ce travail porte sur l'étude et l'intégration d'une nouvelle technologie, appelée Germanium-On-Nothing (GeON), qui permet de fabriquer localement des dispositifs à canal de conduction Ge sur isolant (LGeOI) à partir d'un substrat Si conventionnel massif. L'intégration de film mince de Ge sur isolant permet de maîtriser les effets de canaux courts et de réduire les fuites par effet tunnel bande-à-bande. Des procédés d'intégration originaux, basés sur la technologie Silicon-On-Nothing, sont développés afin de fabriquer des dispositifs LGeOI, par procédé d'enrichissement en Ge ou par épitaxie d'une couche de Ge ultramince sur Si. Des dispositifs pMOS fonctionnels jusqu'à des longueurs de grille de 50nm sont démontrés et caractérisés. Les leviers d'optimisation de la technologie GeON sont finalement étudiés afin de répondre aux spécifications des futurs nœuds technologiques.

### **MEMBRES DU JURY**

M. Alain PONCET, Prof INSA de Lyon , Président  
M. Cor CLAEYS, Prof KU Leuven , Rapporteur  
M. Jean-Luc AUTRAN, Prof Univ. de Provence , Rapporteur  
M. Gérard GHIBAUDO, DR CNRS , Directeur de thèse  
M. Thomas SKOTNICKI, Ing STMicroelectronics , Co-directeur de thèse  
M. Laurent CLAVELIER, Ing CEA-LETI , Examineur  
M. Stéphane MONFRAY, Ing STMicroelectronics , Invité

Institut polytechnique de Grenoble - 46, avenue Félix Viallet - 38031 GRENOBLE CEDEX 1