

Collège Doctoral
Bâtiment Pluriel – 701 rue de la Piscine
BP 81 – FR – 38402 SAINT MARTIN D'HÈRES
Tél. 04 76 82 40 24 – Fax 04 76 82 40 40

AVIS DE SOUTENANCE DE THESE

*Pour confirmation des horaires et lieu de soutenance de la thèse par le doctorant et diffusion
via Internet par le service des études doctorales à une liste préétablie de destinataires*

DATE ET HEURE de la soutenance de la thèse : jeudi 16 juin 2016 à 10h30

Soutenance de **Yvan DENIS** pour une thèse de DOCTORAT de l'Université Grenoble Alpes,
spécialité : NANO ELECTRONIQUE ET NANO TECHNOLOGIES

Intitulé de la thèse : « Implémentation de PCM (Process Compact Models) pour l'étude et l'amélioration de la variabilité des technologies CMOS FDSOI avancées »

Lieu de soutenance de la Thèse : Phelma - MINATEC 3 Parvis Louis Néel 38016 Grenoble - salle Amphi 1

Thèse préparée dans le **laboratoire** : UMR 5130 - IMEP-LAHC : Institut de Microélectronique, Electromagnétisme, Photonique – Laboratoire hyperfréquences et caractérisation ,
sous la direction de Gérard GHIBAUDO, directeur de thèse .

Membres du jury :

- Gérard GHIBAUDO - Directeur de these
- Pascal Masson - Rapporteur
- Damien DELERUYELLE - Rapporteur
- Francis Calmon - Examineur
- Thierry Poiroux - Examineur
- Frédéric Monsieur - Examineur

Résumé de thèse :

Récemment, la course à la miniaturisation a vu sa progression ralentir à cause des défis technologiques qu'elle implique. Parmi ces obstacles, on trouve l'impact croissant de la variabilité local et process émanant de la complexité croissante du processus de fabrication et de la miniaturisation, en plus de la difficulté à réduire la longueur du canal. Afin de relever ces défis, de nouvelles architectures, très différentes de celle traditionnelle (bulk), ont été proposées. Cependant ces nouvelles architectures demandent plus d'efforts pour être industrialisées. L'augmentation de la complexité et du temps de développement requièrent de plus gros investissements financier. De fait il existe un besoin réel d'améliorer le développement et l'optimisation des dispositifs. Ce travail donne quelques pistes dans le but d'atteindre ces objectifs. L'idée, pour répondre au problème, est de réduire le nombre d'essai nécessaire pour trouver le processus de fabrication optimal. Le processus optimal est celui qui conduit à un dispositif dont les performances et leur dispersion atteignent les objectifs prédéfinis. L'idée développée dans cette thèse est de combiner l'outil TCAD et les modèles compacts dans le but de construire et calibrer ce que l'on appelle un PCM (Process Compact Model). Un PCM est un modèle analytique qui établit les liens entre les paramètres process et électriques du MOSFET. Il tire à la fois les bénéfices de la TCAD (puisqu'il relie directement les paramètres process aux paramètres électriques) et du modèle compact (puisque le modèle est analytique et donc rapide à calculer). Un PCM suffisamment prédictif et robuste peut être utilisé pour optimiser les performances et la variabilité globale du transistor grâce à un algorithme d'optimisation approprié. Cette approche est différente des méthodes de développement classiques qui font

largement appel à l'expertise scientifique et à des essais successifs dans le but d'améliorer le dispositif. En effet cette approche apporte un cadre mathématique déterministe et robuste au problème. Le concept a été développé, testé et appliqué aux transistors 28 et 14 nm FD-SOI ainsi qu'aux simulations TCAD. Les résultats sont exposés ainsi que les recommandations nécessaires pour implémenter la technique à échelle industrielle. Certaines perspectives et applications sont de même suggérées.

Fait à Grenoble, le *

Le doctorant Yvan DENIS

* La date sera mise ultérieurement lorsque l'autorisation de soutenance de thèse aura été accordée par la direction du SED

Communauté Université Grenoble Alpes

*Bâtiment les Taillées • 271 rue de la Houille Blanche • DOMAINE UNIVERSITAIRE • 38400 SAINT-MARTIN-D'HÈRES
• FRANCE*

Tel. +33 4 76 82 83 84 • E-mail : contact@grenoble-univ.fr